(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-205004

(43)公開日 平成5年(1993)8月13日

(51)Int.Cl.5

識別記号

庁内整理番号

FΙ

技術表示箇所

G 0 6 F 15/60

360 D 7922-5L

審査請求 未請求 請求項の数2(全 9 頁)

(21)出願番号

特願平4-14077

(22)出願日

平成 4年(1992) 1月29日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72)発明者 杉山 広行

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74)代理人 弁理士 土橋 皓

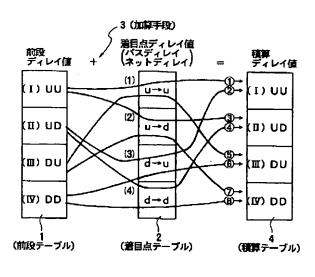
(54)【発明の名称】 論理回路のパスディレイの計算方式及び計算装置

(57)【要約】

【目的】 論理回路のパスディレイの計算方式及び計算 装置に関し、容易に初期値を得ることができると共に、 パスをライブラリーとして利用することができ、計算時 間を短縮することを目的とする。

【構成】 前段ディレイ値に予め求められている着目点ディレイ値を加算して、始点から積算ディレイ値を計算し、この操作を始点から終点まで行う論理回路のパスディレイの計算方式において、前段ディレイ値及び積算ディレイ値をそれぞれ、Iパスの入力にupが入力したときパスの出力にupとなるときのディレイ値UU、IIパスの入力にupが入力したときパスの出力にdownが入力したときパスの出力にdownが入力したときパスの出力にupとなるときのディレイ値DU、IVパスの入力にdownが入力したときパスの出力にdownが入力したときパスの出力にdownが入力したときパスの出力にdownとなるときのディレイ値UU、の4種の値で求めておき計算する。

本発明の原理図



注)①2) ③④ ⑤⑥ ⑦⑧ かそれぞれで競合する場合は、計算モードが max の時は値の大きし方をmin. モードの時は値の小さな方を採用する。

Best Available Copy

【特許請求の範囲】

【請求項1】 論理回路の所定の2点間である始点から終点までのパスディレイを計算するに際して、着目点の前段までのディレイ値である前段ディレイ値に予め求められている着目点のディレイ値である着目点ディレイ値を加算して、始点から当該着目点までのディレイ値である積算ディレイ値を計算し、この操作を始点から終点まで行う論理回路のパスディレイの計算方式において、前段ディレイ値及び積算ディレイ値をそれぞれ、

1

I パスの入力にupが入力したときパスの出力にupが 観察されるときのディレイ値(UU)、

IIパスの入力にu p が入力したときパスの出力にd o w n が観察されるときのディレイ値(U D)、

IIIパスの入力にdownが入力したときパスの出力に upが観察されるときのディレイ値(DU)、

IVパスの入力にdownが入力したときパスの出力にdownが観察されるときのディレイ値(UU)、

の4種の値で求めておき計算することを特徴とする論理 回路のパスディレイの計算方式。

【請求項2】 論理回路の所定の2点間である始点から終点までのパスディレイを計算する計算装置であって、着目点の前段までのディレイ値である前段ディレイ値を格納する前段テーブル(1)と、予め求められている着目点のディレイ値である着目点ディレイ値を格納する着目点テーブル(2)と、上記前段テーブルに格納した値と、上記着目点テーブルの値とを加算する加算手段

(3) と、加算されたディレイ値を格納する積算テーブル (4) とを有し、始点から当該着目点までのディレイ値である積算ディレイ値を計算し、この操作を始点から終点まで行う論理回路のパスディレイの計算装置において、

前段テーブル (1)、着目点テーブル (2) 及び積算テーブル (4) にそれぞれ、

Iパスの入力にupが入力したときパスの出力にupが 観察されるときのディレイ値(UU)、

IIパスの入力に \mathbf{u} \mathbf{p} が入力したときパスの出力に \mathbf{d} \mathbf{o} \mathbf{w} \mathbf{n} が観察されるときのディレイ値(\mathbf{U} \mathbf{D})、

IIIパスの入力にdownが入力したときパスの出力に upが観察されるときのディレイ値(DU)、

IVパスの入力にdownが入力したときパスの出力にdownが観察されるときのディレイ値(UU)、

の4種のディレイ値を格納する領域を設けたことを特徴 とする論理回路のパスディレイの計算装置。

【発明の詳細な説明】

[0001]

【産業上の利用分野】本発明は論理回路のパスディレイの計算方式及び計算装置に係り、特に個々のゲートディレイとネットディレイが計算されている論理回路において任意の2点間のパスディレイを計算するための計算方式及び計算装置に関する。

[0002]

【従来の技術】一般に、ゲートディレイはゲートの入力端に「up」または「down」の信号が入力されたとき、ゲートの出力端に「up」または「down」の波形が観測されるまでのディレイで、 $up \rightarrow up$ 、 $up \rightarrow down$ 、 $down \rightarrow down$ 及び $down \rightarrow up$ の4種類のディレイが存在する。

2

【0003】またネットディレイはネットの入力端に「up」または「down」の信号が入力されたとき、
10 ネットの出力端に「up」または「down」の波形が 観測されるまでのディレイで、up→up及びdown →downの2種類のディレイが存在する。パスディレ イは論理回路において任意の2点間においてこれらのディレイを波形の伝播に矛盾が発生しないようにして積算 したものである。

【0004】例えば図5に示すように、ノットゲート1 1と他のゲート12とをネット13で接続した回路にお いて、従来ではノットゲート11の入力端をA,ノット ゲート11の出力端をB、他のゲート12の入力端をC 20 としたとき、各点においてup及びdownのディレイ 値の格納領域14,15,16を設けると共に、予め知 られているゲート11及びネット13のディレイ値を格 納したテーブル16及び17を設け、これらのディレイ 値を積算してパスディレイの計算を行うものとしてい る。ここで各点のパスディレイは、例えば、Bにおいて のパスディレイは、Aにおけるパスディレイ、即ち格納 領域14のUP, DNのそれぞれのディレイ値Uにゲー トディレイ値を加えた値になる。この時、Aにおける信 号がupであるかdownであるか、また、ゲートディ 30 レイは信号の状態がup→downであるか、down →upであるかによってそれぞれテーブルに格納した値 を加算することによって、Bにおける状態、即ち信号が upであるかdownであるかの状態に応じたパスディ レイ値を格納領域15に得ることができる。同様にCに おけるパスディレイ値は、上述した格納領域15に格納 したBにおけるパスディレイ値に、テーブル18に格納 された信号の状態に応じたネットディレイ値を加えるこ とによりCにおけるパスディレイの格納領域に得ること ができる。このような操作を必要とする始点から終点ま 40 で続けることにより任意のピンの間のパスディレイを求 めることができる。

【0005】ここで、回路の状態によっては、図6に示すように、始点21と終点22が同一であっても、信号の伝播経路によって複数のパスが存在することがある。図6に示した例では終点における積算ディレイの値はup、downのそれぞれに対して、 の2種類ずつ存在するが、このような場合にはパスディレイの計算の目的に応じて、パスディレイの値の最大値を採用するか (maxモード)、最小値を採用するか (minモ 50 ード)を選択するものとしている。

3

[0006]

【発明が解決しようとする課題】ところで、上述したような従来のパスディレイの計算方式にあっては、最終到達点での状態(up又はdown)におけるパスディレイの初期値、即ち信号の状態がupであったかdownであったかを知る必要がある場合がある。従来、このような場合にはパスをトレースバック等して、初期値がupであったかdownであったかを追跡しなければならず煩雑であるという問題がある。

【0007】また、パスをライブラリーとして使用する場合、例えばゲートディレイの用にバス内部の理論により4種類のディレイを定義しなければならないような場合には対応することができないという問題がある。そこで、本発明は、パスディレイを計算するに際して、容易に初期値を得ることができると共に、パスをライブラリーとして利用することができ、計算時間を短縮することができるパスディレイの計算方式及び計算装置を提供することを目的とする。

[0008]

【課題を解決するための手段】本発明において、上記の 問題点を解決するための第1の手段は計算方式に係り、 図1に示すように、論理回路の所定の2点間である始点 から終点までのパスディレイを計算するに際して、着目 点の前段までのディレイ値である前段ディレイ値に予め 求められている着目点のディレイ値である着目点ディレ イ値を加算して、始点から当該着目点までのディレイ値 である積算ディレイ値を計算し、この操作を始点から終 点まで行う論理回路のパスディレイの計算方式におい て、各段の積算ディレイ値、着目ディレイ値をそれぞ れ、Iパスの入力にupが入力したときパスの出力にu pが観察されるときのディレイ値(UU)、IIパスの入 力にupが入力したときパスの出力にdownが観察さ れるときのディレイ値(UD)、IIIパスの入力にdo wnが入力したときパスの出力にupが観察されるとき のディレイ値 (DU)、IVパスの入力にdownが入力 したときパスの出力にdownが観察されるときのディ レイ値(UU)、の4種の値で計算することである。

【0009】また、本発明において、上記の問題点を解決するための第2の手段は計算装置に係り、図1に示示まように、論理回路の所定の2点間である始点から終点までのパスディレイを計算する計算装置であって、着目点の前段までのディレイ値である前段ディレイ値を格納する着目点ディレイ値を格納する着目点ディレイ値を格納する着目点デーブルに格納した値と、上記前段テーブルに格納した値と、上記前段テーブルに格納した値と、上記前段テーブルを値と、上記前段テーブルを値と、上記前段テーブルを値と、上記前段テーブルを値と、上記前段テーブルを値と、上記前段テーブルを値と、上記前段テーブルを値を格納する積算ディレイ値を格納する積算ディレイ値を格がする積算ディレイ値を計算し、この操作を始点から終点まで行う論理回路のパスディレイの計算装置において、前段テーブル1、着目点

4

テーブル 2 及び積算テーブル 4 にそれぞれ、Iバスの入力に u pが入力したときパスの出力に u pが観察されるときのディレイ値 (UU)、IIパスの入力に u pが入力したときパスの出力に d o w n が観察されるときのディレイ値 (UD)、IIIパスの入力に d o w n が入力したときパスの出力に u pが観察されるときのディレイ値 (DU)、IVパスの入力に d o w n が入力したときパスの出力に d o w n が 和したときパスの出力に d o w n が 和したときパスの出力に d o w n が 観察されるときのディレイ値 (UU)、の4種のディレイ値を格納する領域を設けたこと である。

[0010]

【作用】本発明の第1及び第2の手段によれば、図1に示すように、上述の積算テーブルのUU及びUDに入力する信号は全て前段テーブルのUU,UDから出力したものとなっている。また積算テーブルのDU,DDから出力したものとなっている。

【0011】従って、このような方式を何段階繰り返して適用したとしても、最終段の積算テーブルのUU, U Dに格納されているパスディレイは初段の前段テーブルのUU, U Dに格納されたパスディレイを初期値とするものであるから、特にトレースバックすることなく、ディレイの初期値を知ることができる。また、全てのパスのディレイの状態を格納することができるため、ゲートディレイのように、パス内部の論理により4種類のディレイを定義しなければならないような場合であってもパスをライブラリーとして利用することができるものとなる。

[0012]

「実施例」以下本発明に係る論理回路のパスディレイの 計算方式及び装置の実施例を図面に基づいて説明する。 本実施例においてパスディレイの計算装置は、計算機で パスディレイの計算方式を実行することにより実現され る。そして、このような場合において各テーブルは計算 機の記憶装置を、また加算手段として計算機の計算機能 を使用して予め格納したプログラムを実行することによ り、装置を実現するものとしている。

【0013】図2乃至図4は本発明に係るパスディレイの計算方式の実施例を示すものである。図2は本発明に40 係る論理回路のパスディレイ計算方式の実施例によるパスディレイの計算例を示すものである。本図は、各ゲートの入力ピンから出力ピンまでのディレイデータと、それらを接続するネットのディレイデータ及びこれらの接続関係を表示したリンクデータを有する論理回路とを表にしたものである。

【0014】この例では論理回路はORゲート31、EORゲート32及びNANDゲート33を備えると共に、これらのゲート31,32,33の間と、ピンA及び出力ピンとを接続するネット34,35,36,37を備えている。そしてこれらの回路に対応してネット及

びゲートディレイ値を格納した着目点テーブルとしてのディレイテーブル41,42,43,44,45,46,47を設けている。ここで、本実施例において、これらのディレイテーブル41,42,43,44,45,46,47は4つのディレイ格納領域(1),(2),(3),(4)を有し、それぞれ図2の上方から下方に向け、(1) $up \rightarrow up$ 、(2) $up \rightarrow down$ 、(3) $down \rightarrow down \otimes U$ (4) $down \rightarrow up$ におけるディレイ時間を示している。

【0015】そして、この例ではピンA及びピン Zと、各ゲートの入力端と、出力端とに当該ピンまでの積算パスディレイを格納される積算パスディレイテーブル 5 1 乃至 5 8 を設けるものとしている。又これらの積算パスディレイテーブルもそれぞれ 4 つの格納領域I, II, II I, IVを有し、上述したパスディレイテーブルと同様に図中上部から下方に向け、Iパスの入力に u pが入力したときパスの出力に u pが観察されるときのディレイ値(U U)、IIパスの入力に u pが入力したときパスの出力に u pが観察されるときのディレイ値(D U)、IVパスの入力にd o w n が入力したときパスの出力に u pが観察されるときのディレイ値(D U)、IVパスの入力にd o w n が入力したときパスの出力に d o w n が 観察されるときのディレイ値(U U)、を積算していくものとしている。

【0016】このとき、各積算パスディレイテーブルは各段階において、前段テーブルとして使用されたり、積算テーブルとして使用される。この例では、格段における最大時間(max)モードにおける値を示している。次に、図2においてスタートピンとしてAが与えられたときにパスのトレースを行いピンZに至るAからZまでのパスディレイを求める手順を説明する。

【0017】図3は本実施例に係る論理回路のパスディレイの計算方式及び装置の作動を示すフローチャートである。本実施例においては、以下、略号として以下のものを使用する。

TB1:処理対象ピンのスタックテーブル

N1 : TB1のカウンタ

TBA:到達ピン (エンドピン) の格納テーブル

NB:TBAのカウンタ

CRX:着目ピン

TB2:着目ピンに接続する次段のピンをスタックして おくテーブル

N2:TB2のカウンタ

OLD:着目ピンまでのディレイ

BTD:ネットまたはゲートの区間ディレイ

TMD:次段ピンでのディレイ

先ず初期値を設定する (ST1)。この場合ではスタートピンはAであるのでTB1のカウンタN1に1を設定する。またN2とNAとに0を設定する。

【0018】次にN1が0より大きいかを判定し、0よ 50 きる他、ピン2のディレイ値を格納している積算パスデ

り小さい場合は終了する(ST2)。このステップはパスディレイの積算が終了したときに後のステップでN1が0となり計算を終了させるために設けられている。。今は初期値としてN1には1が設定されているため次のステップに移行する。以下ステップ3からステップ9までをXが1から指定したN1まで繰り返し処理するものとしている(ST3)。

【0019】着目ピンCRXにTB1 (X)を代入し (ST4)、CRXに対する次段のピンが存在する場合 10 にはステップ6に移行し(ST5)、次段のピンがない 場合には、他の系のパスディレイを計算するためNBの 値を更新すると共に、現在のCRXの値をパスディレイとしてTBAに格納する(ST11)。更に、以下ステップ7からステップ9までを着目ピンに対する次段のピンの数だけ繰り返し処理するものとし(ST6)、着目ピンでのディレイの値をOLDに代入し、次段までの区間ディレイをBTDに代入する(ST7)。そして、本発明を適用した計算を行う(ST8)。

【0020】図4はこのステップ8の詳細なフローチャ20 ートを示すものである。指定された計算モード、即ち最長時間を要するパスディレイを選択する場合にはMAX、最短時間を要するパスディレイを選択する場合にはMINへ移行する(ST81)。最長時間を求める場合には、TMD〔1〕にOLD〔1〕+BTD〔1〕とOLD〔2〕+BTD〔3〕のうち大きい方を代入する。ここでTMD〔1〕は図1に示し、上述した積算ディレイのI(UU)に対応し、同様にOLD〔1〕は前段ディレイのI(UU)に、さらにBTD〔1〕は着目点ディレイの(1) u→uに対応する。以下同様に〔2〕,30 〔3〕,〔4〕はIIまたは(2)、III又は(3)、IVまたは(4)に対応するものである。

【0021】そして、同様にTMD〔2〕にOLD〔1〕+BTD〔2〕とOLD〔2〕+BTD〔4〕のうち大きい方を、TMD〔3〕にOLD〔3〕+BTD〔1〕とOLD〔4〕+BTD〔3〕のうち大きい方をTMD〔4〕にOLD〔3〕+BTD〔2〕とOLD〔4〕+BTD〔4〕のうち大きい方を代入する。これにより、最大値である積算ディレイ値を求めることができる(ST82)。

40 【0022】一方、最小時間を求める場合には上述した値のうち小さい方の値を積算ディレイ値として求めることができる(ST83)。図3に戻り、N2を更新しTB2を次段ピンとし(ST9)、N2の値をN1とし、TB2の値をTB1に代入するとともに、N2の値を0として(ST10)、ステップ2に戻る。

【0023】これにより、図2に示す積算パスディレイテーブル52~58の各々4つの領域(1)~(4)に次々とパスディレイ値を格納していく。従って本実施例によれば、パスディレイの値を迅速に計算することができる他、ピンスのディレイ値を格納している競響パスデ

7

ィレイテーブル58の格納領域(1)及び(2)の値はピンAにupの信号が入力されたために生じたこと、また格納領域(3)及び(4)の値はピンAにdounの信号が入力されたために生じたことがパストレース等を行うことなくわかる。

[0024]

【発明の効果】以上説明したように、本発明によれば、論理回路のパスディレイの計算方式及び装置を、各パスにおける積算パスディレイの計算をup→up、up→down、down→down及びdown→upの4通りとしたから、最終段の積算テーブルのUU,UDに格納されているパスディレイは初段の前段テーブルのUU,UDに格納されたパスディレイを初期値とすることがであるから、特にトレースバックすることなく、ディレイの初期値を知ることができる他、全てのパスのディレイの状態を格納することができるため、ゲートディレイのように、パス内部の論理により4種類のディレイで義しなければならないような場合であってもパスをライブラリーとして利用することができるものとなり論理回路

の設計のための計算を迅速に行うことができるという効果を奏する。

【図面の簡単な説明】

【図1】本発明の原理図である。

【図2】本発明の実施例に係るパスディレイの計算方式 によるパスディレイの計算例を示す図である。

【図3】実施例に係るパスディレイの計算方式の作動を 示すフローチャートである。

【図4】図3に示したフローチャートのcall CA 10 LXの部分フローチャートである。

【図5】従来のパスディレイの計算方式を示す図である。

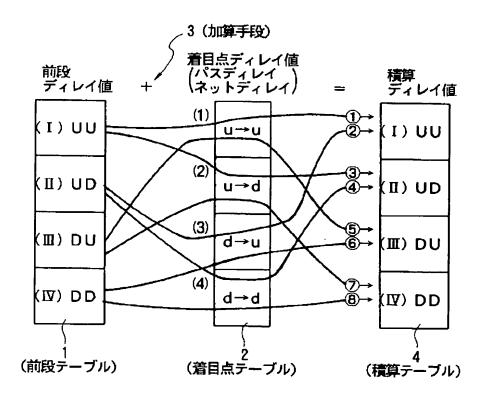
【図 6 】従来のパスディレイの計算方式を示す図である。

【符号の説明】

- 1 前段テーブル
- 2 着目点テーブル
- 3 加算手段
- 4 積算テーブル

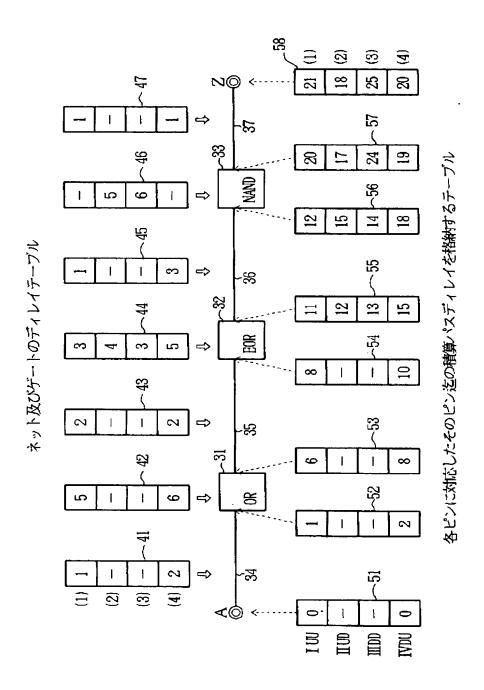
【図1】

本発明の原理図

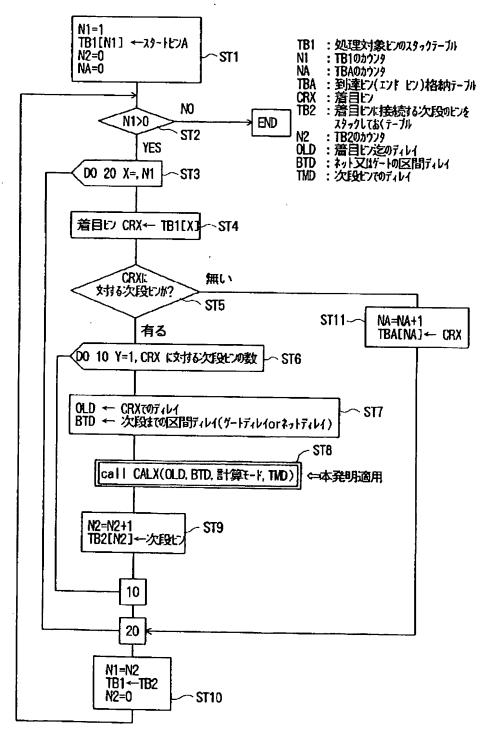


注) ①②, ③④, ⑤⑥, ⑦⑧, かそれぞれで競合する場合は、計算モードがmax. の時は値の大きい方をmin モードの時は値の小さな方を採用する。

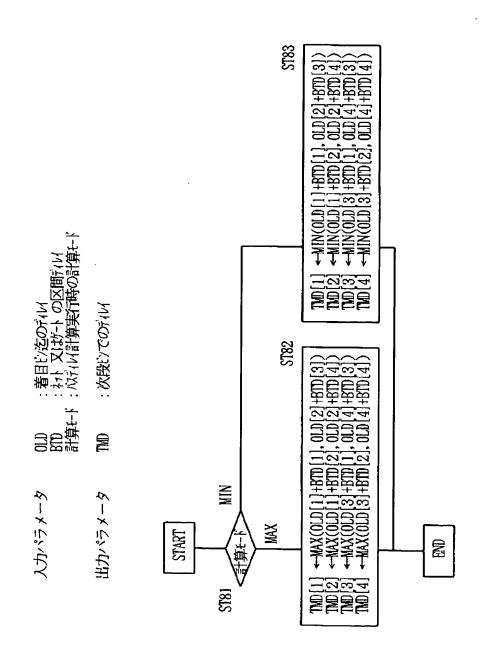
[図2] 実施例に係るパスディレイの計算例



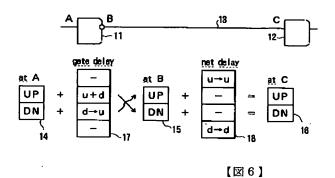
【図3】 パスディレイ計算システムの作動を示すフローチャート



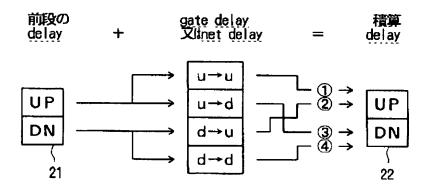
【図4】 call CALX 部分のフローチャート



【図 5 】 従来のパスディレイの計算



従来のパスディレイの計算方式



This Page is Inserted by IFW Indexing and Scanning Operations and is not part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked	
	☐ BLACK BORDERS
	☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
	☐ FADED TEXT OR DRAWING
	☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
	☐ SKEWED/SLANTED IMAGES
	☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
	☐ GRAY SCALE DOCUMENTS .
	☐ LINES OR MARKS ON ORIGINAL DOCUMENT
	☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
	OTHER:

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.